



UNIVERSIDAD COMPLUTENSE DE MADRID  
FACULTAD DE INFORMATICA

Ficha del curso: 2015-2016

<b>Grado:</b> GRADO EN INGENIERÍA INFORMÁTICA		<b>Curso:</b> 2º ( 1C )
<b>Asignatura:</b> 803267 - Estructura de computadores	<b>Abrev:</b> EC	6 ECTS
<b>Asignatura en Inglés:</b> Computer Organization		
<b>Materia:</b> Estructura de computadores		6 ECTS
<b>Otras asignaturas en la misma materia:</b> No hay		
<b>Módulo:</b> Materias comunes a la rama de la informática		
<b>Departamento:</b> Arquitectura de Computadores y Automática		<b>Coordinador:</b> Olcoz Herrero, Katzafin

**Descripción de contenidos mínimos:**

- Repertorio de instrucciones.
- El procesador: diseño de la ruta de datos y del control.
- Segmentación.
- La jerarquía de memoria: caches, memoria principal y virtual.
- Buses, Entrada/ salida y almacenamiento.
- Prácticas ensamblador, uso eficiente de la jerarquía y entrada/salida.

**Programa detallado:**

Módulo 1. Entrada/salida

Sistema de E/S: Estructura y funciones. Sistema de interconexión

E/S mediante interrupciones. E/S por DMA

Módulo 1. Arquitectura del procesador

Modos de direccionamiento. Tipo y tamaño de los operandos .

Operaciones en el repertorio de instrucciones. Codificación del repertorio de instrucciones

Módulo 3. Diseño del procesador

Segmentación .Riesgos: Estructurales, de datos y de control

Segmentación del procesador. Diseño del control. Operaciones multi-ciclo

Módulo 4. Jerarquía de memoria

Jerarquía de memoria. Memoria cache. Rendimiento de la memoria cache. Optimización de la memoria cache

La memoria principal . Motivaciones históricas. Memoria cache vs memoria virtual. Gestión de memoria virtual

Protección.

**Programa detallado en inglés:**

Module 1. Input / Output

I/O System: Structure and functions. Interconnection System

Interruptions. DMA

Module 1. Processor Architecture

Addressing modes. Type and size of operands.

Operations in the instruction set. Instruction set encoding

Module 3. Processor Design

Pipelining. Hazards: Structural, data and control

Pipelining implementation. Control design. Multi-cycle operations

Module 4. Memory Hierarchy Design

Memory Hierarchy. Cache memory. Performance. Cache optimization

Virtual memory. Cache memory vs. virtual memory. Virtual Memory Management

Protection.

**Competencias de la asignatura:**

**Generales:**

CG4-Conocimiento de la estructura, organización, funcionamiento e interconexión de los sistemas informáticos, los fundamentos de su programación, y su aplicación para la resolución de problemas propios de la ingeniería.

CG14-Capacidad de conocer, comprender y evaluar la estructura y arquitectura de los computadores, así como los componentes básicos que los conforman.

**Específicas:**

No tiene

**Básicas y Transversales:**

Fecha: \_\_\_\_ de \_\_\_\_\_ de \_\_\_\_

Firma del Director del Departamento:



CT1-Capacidad de comunicación oral y escrita, en inglés y español utilizando los medios audiovisuales habituales, y para trabajar en equipos multidisciplinares y en contextos internacionales.

CT2-Capacidad de análisis y síntesis en la resolución de problemas.

CT3-Capacidad para gestionar adecuadamente la información disponible integrando creativamente conocimientos y aplicándolos a la resolución de problemas informáticos utilizando el método científico.

**Resultados de aprendizaje:**

Analizar la estructura, organización y funcionamiento de un computador digital a nivel hardware. (CG4, CG14)

Analizar la organización jerárquica de las unidades de memoria de un computador. (CG14)

Analizar la repercusión de la arquitectura del repertorio de instrucciones sobre el rendimiento y las facilidades de programación. (CG4)

Aplicar las técnicas de segmentación interna de las instrucciones para acelerar el rendimiento de un computador. (CG14)

Conocer las diferentes técnicas de Entrada/Salida y evaluarlas mediante el diseño de prácticas en lenguaje nativo y de alto nivel (CG14)

Justificar las decisiones de diseño aplicadas en prácticas y ejercicios. (CT1)

Resolver problemas de Estructura de Computadores seleccionando la solución más adecuada entre las posibles. (CT2, CT3)

Utilizar el lenguaje nativo de un computador digital para codificar programas. (CG4)

**Evaluación:**

Todas las pruebas realizadas en cada asignatura serán comunes a todos los grupos de la misma.

• La calificación final tendrá en cuenta:

o Exámenes sobre la materia: 60-90%

o Otras actividades: 10-40%

En el apartado "Otras actividades" se podrá valorar la participación activa en el proceso de aprendizaje, la realización de prácticas y ejercicios y la realización de otras actividades dirigidas.

La realización de las prácticas de laboratorio será obligatoria.

Antes del comienzo de cada curso escolar se concretarán en las fichas docentes los porcentajes exactos que se utilizarán durante ese curso para la evaluación de la materia, siendo comunes estos criterios para todos los grupos de una misma asignatura.

La calificación reflejará los resultados de aprendizaje de las diferentes competencias que se adquieren en el módulo o materia.

**Evaluación detallada:**

1. Exámenes

Examen final en junio y septiembre, en aula

2. Método de evaluación:

Para la evaluación se tienen en cuenta los siguientes elementos:

a) Nota de laboratorio: Es la media ponderada de las calificaciones de las prácticas.

b) Pruebas de clase (problemas, controles, tests,...)

c) Exámenes: Examen de junio y examen de septiembre. Todos los exámenes son escritos y están formados por cuestiones teóricas y problemas. Mismo examen, en todos los grupos de la asignatura, criterios detallados de puntuación comunes y corrección horizontal del examen entre los profesores de la asignatura.

3. Calificación

Es la mayor de las dos puntuaciones siguientes:

- Nota del examen \* 0,60 + Nota de Prácticas \* 0,30 + Nota Pruebas de clase \* 0,10

- Nota del examen \* 0,70 + Nota de Prácticas \* 0,30

**Exámenes:**

En Aula  En Lab

Final Feb  Parcial Feb

Final Jun  Parcial Jun

Final Sep  Sin Examen

**Actividades formativas:**

Las actividades formativas que se van a realizar para esta materia se dividen en tres grupos:

• Actividades presenciales: 30-40% de la dedicación del alumno. Estas actividades podrán incluir:

Clases teóricas magistrales.

Clases de problemas.

Laboratorios.

Seminarios.

• Actividades dirigidas: 10-15% de la dedicación del alumno. Estas actividades podrán incluir:

Trabajos dirigidos.

Tutorías dirigidas.

• Trabajo personal: 50-55% de la dedicación del alumno. Estas actividades podrán incluir:

Trabajo personal no dirigido: Estudio, preparación de exámenes, realización de ejercicios.

Realización de exámenes.

Fecha: \_\_\_\_ de \_\_\_\_\_ de \_\_\_\_

Firma del Director del Departamento:



UNIVERSIDAD COMPLUTENSE DE MADRID  
FACULTAD DE INFORMÁTICA

**Actividades docentes:**

Reparto de créditos:

Teoría: 4,00

Problemas: 0,75

Laboratorios: 1,25

Otras actividades:

Clases teóricas

en promedio 3 horas a la semana. Incluye teoría y problemas (en aula)

Laboratorios

en promedio 1 hora a la semana (en laboratorio)

**Bibliografía:**

W. Stallings; Organización y Arquitectura de Computadores; Prentice Hall, 2006;

D.A. Patterson y J.L. Hennessy; Estructura y diseño de computadores. La interfaz hardware/software; Reverté, 2011;

A. Cuesta, J.I. Hidalgo, J., J.L. Risco; Problemas de fundamentos y estructura de computadoras; Pearson, 2009;

S. Furber; ARM System-on-Chip architecture; Addison-Wesley, 2000.

Sarah Harris y David Harris. "Digital Design and Computer Architecture. ARM Edition", Elsevier 2015

Ficha docente guardada por última vez el 10/07/2015 11:59:00 por el profesor: **Katzalín Olcoz Herrero**

Fecha: \_\_\_\_ de \_\_\_\_\_ de \_\_\_\_

Firma del Director del Departamento:



**UNIVERSIDAD COMPLUTENSE DE MADRID**  
**FACULTAD DE INFORMÁTICA**

Fecha: \_\_\_\_ de \_\_\_\_\_ de \_\_\_\_

Firma del Director del Departamento: