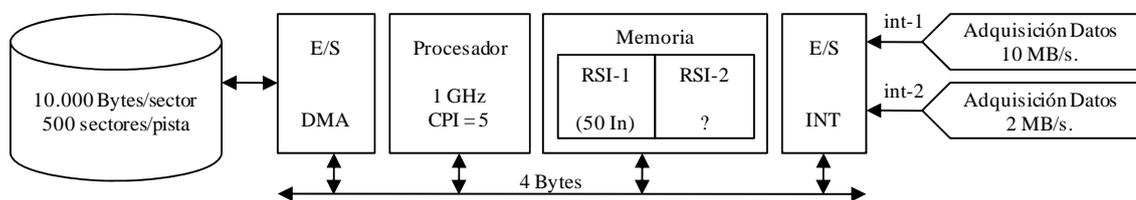




## PROBLEMAS DE ESTRUCTURA DE COMPUTADORES MÓDULO 3

1. Si un procesador es capaz de ejecutar 200 MIPS y la espera de un dato dura 5 ms, ¿cuántas instrucciones debe ejecutar en el bucle de sincronización?
2. Un computador tiene conectado un ratón que debe consultarse al menos 30 veces por segundo para poder actualizar su posición en la pantalla. La rutina que consulta su posición y vuelve a dibujar el puntero en la pantalla requiere 2000 ciclos para su ejecución. Si el computador tiene una frecuencia de 2.7GHz, ¿qué sobrecarga supone la mencionada rutina de tratamiento de interrupciones, es decir, qué porcentaje de tiempo dedica el computador a ejecutar esta rutina?
3. Se desea comprobar los anchos de banda máximos de un bus síncrono y otro asíncrono. El bus síncrono tiene un tiempo de ciclo de reloj de 50ns, y cada transición de bus requiere un ciclo de reloj. El bus asíncrono requiere 40ns para el protocolo de hand-shaking. En ambos buses, la sección de datos tiene una anchura de 32 bits. Encuentre el ancho de banda de ambos buses cuando realizan lecturas de una memoria de 200ns. Suponga que las lecturas son siempre de una palabra.
4. Un computador funciona con una frecuencia de reloj de 1GHz y con un CPI=8. Cada operación de lectura o escritura de memoria tarda 1 ciclo. Determine la máxima velocidad de transferencia de datos (en palabras por segundo) para los casos siguientes:
  - a. DMA con transferencia por ráfagas.
  - b. DMA con transferencia por robo de ciclo.
5. Un periférico con una velocidad de transferencia de  $2 \times 10^6$  bytes/segundo se conecta mediante DMA a un procesador que tarda una media de 100ns en ejecutar una instrucción. El DMA requiere 10 instrucciones de inicialización y la transferencia de una palabra (32bits) mantiene ocupados los buses durante 50ns. Se quieren transferir 512 bytes. Calcule para un DMA con transferencia por robo de ciclo:
  - a. El tiempo que le roba al procesador la transferencia de los 512 bytes.
  - b. El número de instrucciones de otro proceso que se pueden ejecutar mientras se realiza la transferencia del bloque de datos.
6. Un procesador que opera a 200 MHz con un CPI = 4 dispone de un sistema de interrupciones con un tiempo de reconocimiento de interrupción de 100ns. Se conecta a un disco magnético con 128 sectores/pista y 1024 bytes/sector a través del sistema de interrupciones. En cada interrupción se transmiten 8 bytes utilizando una rutina de servicio que ejecuta 20 instrucciones. Determine:
  - a. Capacidad de entrada de datos (ancho de banda) máxima en bytes/segundo a través del sistema de interrupciones.
  - b. Velocidad de rotación máxima a la que podrá operar el disco en r.p.m. (revoluciones por minuto).
  - c. Si el disco se conecta a través de DMA operando por robo de ciclo y cada vez que se le concede el bus transmite 8 bytes, calcule el tiempo que el DMA roba a la CPU durante la lectura de un sector.
  - d. Porcentaje de tiempo que la CPU dedica a la E/S durante la operación del DMA si el disco opera a la velocidad de determinada en el apartado b).

7. Un procesador que opera a 500 MHz con un  $CPI = 4$  dispone de un sistema de interrupciones con un tiempo de reconocimiento de interrupción de 100 ns. Se conecta un disco magnético con 128 sectores/pista y 1024 bytes/sector a través del sistema de interrupciones. En cada interrupción se transmiten 8 bytes. Determine:
- Número máximo de instrucciones que puede tener la rutina de servicio de interrupción si queremos que la capacidad de entrada de datos (ancho de banda) a través del sistema de interrupciones sea de 20 MBytes/segundo.
  - Velocidad de rotación máxima a la que podrá operar el disco en r.p.m.
  - Tiempo que el DMA roba a la CPU durante la lectura de un sector si el disco se conecta a través de DMA operando por robo de ciclo sabiendo que cada vez que se le concede el bus transmite 8 bytes.
  - Número de instrucciones que ejecuta la CPU durante el intervalo de tiempo de transmisión de un sector.
8. Un computador presenta la siguiente configuración (ver figura):
- Una CPU que opera a 1 GHz con ciclo medio por instrucción  $CPI = 5$ .
  - Un disco con 500 sectores/pista y 10.000 Bytes/sector conectado por DMA. Se transfieren 4 Bytes por ciclo de DMA.
  - Dos sistemas de adquisición de datos que operan a 10 MBytes/segundo y 2 MBytes/segundo conectados por interrupción a través de las líneas int-1 y int-2 respectivamente, siendo la primera prioritaria sobre la segunda. Se transfieren 4 Bytes por interrupción.



- Calcular el número máximo de instrucciones que puede ejecutar la rutina de servicio asociada a int-2 (RSI-2) si el número máximo que ejecuta la asociada a int-1 (RSI-1) es de 50. Asuma que el DMA NO interviene durante el proceso.
- ¿Cuál sería el número máximo de instrucciones de RSI-2 si además se conecta un disco por DMA que opera por robo de ciclo?
- Asumiendo que el disco funciona sin interferencia de los sistemas de adquisición de datos, calcular la velocidad angular máxima a la que debe girar el disco en revoluciones/minuto (r.p.m.) para obtener el máximo ancho de banda posible si el DMA opera: en modo transparente y en modo robo de ciclo.