

PROBLEMAS DE FUNDAMENTOS DE COMPUTADORES

Hoja 7

- 1) Indica cómo afectaría a los siguientes elementos de MR el aumentar el número de registros del Banco de Registros de 8 a 16
 - a) Tamaño de la instrucción
 - b) Anchura de la memoria
 - c) Buses internos de datos de la Unidad de Proceso
 - d) Registros internos de la Unidad de Proceso

- 2) Indica cómo afectaría a los siguientes elementos de MR el aumentar el tamaño de la memoria hasta tener una memoria de 64 Kpalabras en lugar de 256 palabras.
 - a) Registro Contador de Programa (PC)
 - b) Registro de direcciones (R@)
 - c) Tamaño de la instrucción (RI) y anchura de la memoria
 - d) Anchura del Banco de registros y buses internos

- 3) Indica qué modificaciones habría que hacer en los siguientes componentes de la MR si se desease trabajar con números en complemento a dos de 32 bits, en lugar de hacerlo con números de 16 bits.
 - a) La ALU
 - b) La Memoria
 - c) El Banco de Registros
 - d) Los buses de datos internos de la Unidad de Proceso
 - e) Los registros internos de la Unidad de Proceso

- 4) Dada una máquina que posee el mismo juego de instrucciones que la MR:
 - a) Propón una codificación de instrucciones en el supuesto de que dicha máquina:
 - tenga 16 registros de propósito general de 32 bits.
 - trabaje con números en complemento a 2 de 32 bits.
 - tenga una memoria de 2^{22} palabras de 32 bits¿Cuál es el tamaño máximo del operando inmediato?
 - b) ¿Qué modificaciones habría que hacer en el resto de la Unidad de Proceso?
 - c) ¿Cómo se puede aumentar el número de instrucciones aritméticas hasta 64? ¿Qué repercusiones tendría este aumento en el resto de parámetros de las instrucciones?
 - d) ¿Se podrían añadir más instrucciones de salto sin modificar el resto de formatos de instrucción? ¿Cuántas y cuáles sugerirías, suponiendo que en la Unidad de Proceso se incluyesen los bits de condición C (acarreo) y V (desbordamiento)?

- 5) Queremos añadir al juego de instrucciones de la MR una instrucción aritmética que multiplique por dos un operando fuente almacenado en un registro y deje el resultado en un registro destino (MULDOS Rf, Rd).
 - a) ¿Qué implicaciones tiene en el formato de las instrucciones el añadir esta instrucción?
 - b) Diseña la nueva ALU y rediseña el hardware que rodea la ALU.

- 6)
 - a) Diseña un banco de registros que posea dos puertos de lectura. El hecho de que un banco de registros tenga dos puertos de lectura implica que se pueden leer dos registros al mismo tiempo.
 - b) ¿Qué cambios en el diseño de la Unidad de Proceso de la MR supondría substituir su banco de registros por el que se propone en el apartado a)? ¿Tendría que cambiar el formato de las instrucciones?

- 7) Diseña la UC de la MR como una máquina de Moore cuya función de cambio de estado se implementa como un circuito mínimo de puertas lógicas, y cuya función de salida se implementa con una ROM.

- 8) Dado el siguiente programa escrito en Lenguaje Mnemónico de la MR:

```
00h BR 3
01h SUB R0, R0, R0
02h BR 5
03h ADD R0, R0, R0
04h BGE 1
```

Contesta a las siguientes preguntas:
 - a) ¿En qué orden se ejecutan las instrucciones?
 - b) ¿Cuántos ciclos tarda en ejecutarse el programa (suponiendo el grafo más simplificado para la Unidad de Control)?
 - c) Indica los diferentes valores que toma el PC en cada una de las fases de ejecución de las instrucciones durante la ejecución del programa.
 - d) Compara la secuencia de direcciones almacenada en el PC con la secuencia de direcciones correspondiente a la ejecución de instrucciones. ¿Se corresponden ambas secuencias? Justifica la respuesta.

- 9) Suponiendo que el tiempo de respuesta de los distintos elementos de la Unidad de Proceso es el

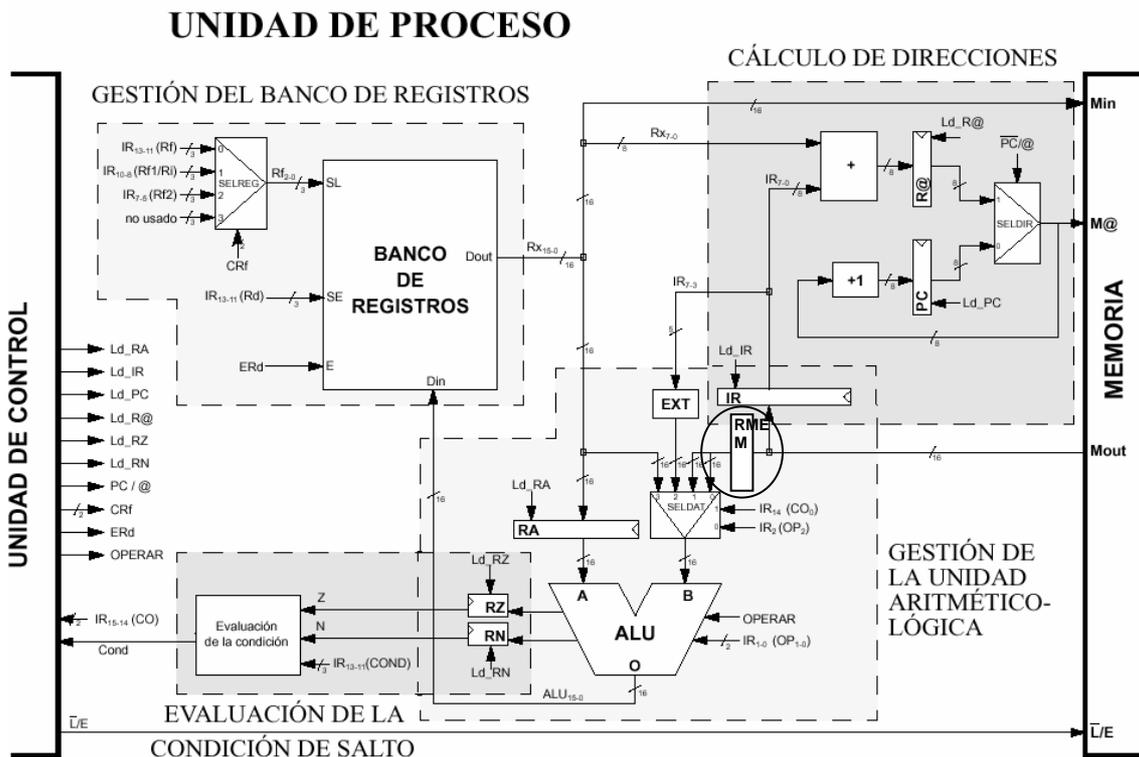
siguiente:

- 10 ns para cada multiplexor
- 50 ns para el sumador de direcciones y el incrementador conectado a la entrada del PC.
- 40 ns para el bloque que realiza la evaluación de la condición de salto
- 20 ns para leer un registro del Banco de Registros
- 100 ns el tiempo de respuesta de la ALU
- 100 ns el tiempo requerido para leer o escribir un dato en la memoria RAM.

Responde a las siguientes preguntas despreciando el tiempo que pueda tardar en reaccionar la Unidad de Control.

- Calcula el tiempo requerido para ejecutar cada fase de cada instrucción (cada estado del grafo de estados reducido).
- Indica la frecuencia máxima de reloj a la que puede funcionar la MR.

10) Suponiendo que se incluye un registro RMEM antes del multiplexor SELDAT, que no afecte al camino entre la salida de la memoria y el registro IR, tal y como se muestra en la figura, contesta a las siguientes preguntas:



- Diseña el nuevo grafo de estados para ejecutar las instrucciones de la MR, de forma que se optimice el número de estados necesario para ejecutar la instrucción LOAD. Indica la tabla de salidas de los nuevos estados.
- Contesta a las preguntas a) y b) del problema anterior con el nuevo grafo de estados.
- ¿Qué mejora supone (en tiempo de ejecución) incluir el registro RMEM en la Unidad de Proceso?

11) Se desea añadir a la MR dos nuevas instrucciones:

XOR Rf1, Rf2, Rd
NOT Rf, Rd

La operación XOR calcula la 'O-exclusiva' bit a bit de dos operandos almacenados en registros y deposita el resultado en un registro destino. La operación NOT realiza la negación de todos los bits de un operando y deposita el resultado en un registro destino.

- Define un formato válido para las instrucciones aritmético-lógicas de la nueva máquina, sin modificar la longitud total de las instrucciones, ni la longitud de los operando inmediatos.
- Diseña la nueva ALU teniendo en cuenta las decisiones del apartado anterior.