



P1	P2	P3	P4	P5	P6

EXAMEN DE FUNDAMENTOS DE COMPUTADORES

15 DE ENERO DE 2024 CURSO 2023-24S

NOMBRE:

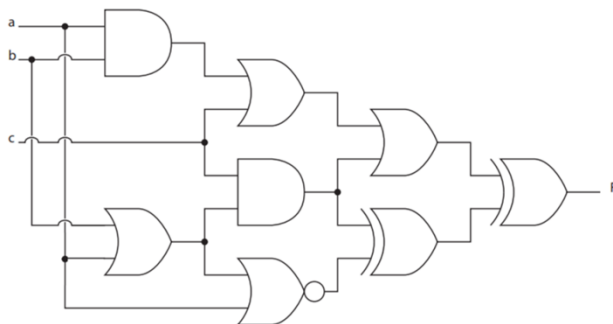
GRUPO:

- (1 punto) Dados los números $A = (+200)_{10}$ y $B = (-70)_{10}$.
 - (0,2 puntos) Determinar el menor número de bits necesarios para representar todos los números en C2.
 - (0,4 puntos) Realizar la operación $A + B$ usando aritmética en C2 con ese número de bits. Indicar si se produce desbordamiento y por qué.
 - (0,4 puntos) Realizar la operación $A - B$ usando aritmética en C2 con ese número de bits. Indicar si se produce desbordamiento y por qué.
- (1 punto) Implemente la siguiente función: $h(x_3, x_2, x_1, x_0) = f(x_3, x_2, x_1, x_0) * g(x_3, x_2, x_1, x_0)$, utilizando el menor número posible de puertas lógicas, estando f y g definidas de la siguiente forma:

$$f(x_3, x_2, x_1, x_0) = \sum m(4, 5, 7, 10, 13, 14, 12, 15)$$

$$g(x_3, x_2, x_1, x_0) = \sum m(1, 4, 5, 7, 13, 14, 12, 15)$$

- (1,5 puntos) Dado el circuito de la figura, obtenga una expresión simplificada de F y dibuje el esquema del circuito resultante.



- (2 puntos) Diseñar un sistema combinacional que tiene como entrada un número X de 4 bits (representado en magnitud y signo) y como salida $-X$ (también representado en magnitud y signo). Por ejemplo, si la entrada es -3 , la salida debería ser 3 , ambos representados en magnitud y signo de 4 bits. Implementar el sistema utilizando únicamente un codificador y un decodificador.
- (2,5 puntos) Diseñe un sistema secuencial que cuente el número de ciclos módulo 10 que una señal permanece a 1. El sistema deberá arrancar la cuenta cuando detecte un flanco de subida en la señal y pararla cuando detecte el flanco de bajada. Una vez detectado este último, el valor de la cuenta deberá permanecer a la salida del sistema hasta que detecte el siguiente flanco de subida. Un ejemplo del comportamiento del sistema ciclo a ciclo se

muestra a continuación:

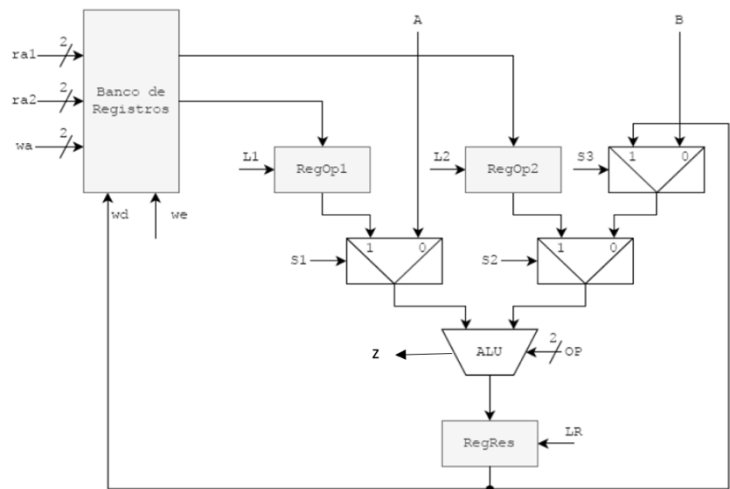
x(t)	0	0	1	1	1	1	1	0	0	1	1	1	1	1	1	1	0
z(t)	0	0	1	2	3	4	5	5	5	1	2	3	4	5	6	7	8

El sistema constará de un contador ascendente con carga paralela de 4 bits, un módulo combinacional que indicará si el contador está en el máximo de la cuenta modular y una máquina secuencial de tipo Mealy encargada de controlar las entradas del contador en función de la salida del módulo combinacional mencionada y de los flancos que detecte en la señal de entrada. Se pide:

- Dibujar el esquema modular del sistema.
 - Especificar el diagrama de estados de la máquina de Mealy.
 - Obtener las tablas de verdad de las funciones de transición y de salida de la máquina de Mealy.
 - Implementar el sistema secuencial
6. (2 puntos) Dado el camino de datos de la figura , implementar la máquina de Moore que genera las señales de control necesarias (es necesario implementar la máquina completa, incluyendo los biestables necesarios), para ejecutar cíclicamente los siguientes movimientos de datos:

```

REGOP1 ← BR(1)
REGOP2 ← BR(2)
REGRES ← REGOP1 or B
Si z=1
{
  REGRES ← A - REGRES
}
REGOP1 ← BR(3)
REGRES ← REGOP1 and REGRES
BR(0) ← REGRES
  
```



Sabiendo que el banco de registros tiene buses de direcciones de 2 bits, y una señal de capacitación de escritura WE y que las direcciones del banco de registros son señales de control que también proporciona la unidad de control. Las operaciones que puedan ejecutarse en paralelo se realizarán durante el mismo estado. Control de la ALU.

Operación	OP1 OP0
suma	00
resta	01
and	10
or	11