



Fundamentos de Computadores II - Chuletario

Daniel Báscones (danibasc@ucm.es)

1 de marzo de 2023

1. Los registros

En total hay 32 registros, denominados como `x0-x31`. La Tabla 1 los define todos. Es importante ver que los podemos nombrar tanto por su identificador de registro (con la “x”), como por su nombre. Aunque técnicamente podemos usar los registros con una funcionalidad diferente a la descrita, es *esencial* seguir la función *estándar* a fin de escribir código *compatible* con otro ya escrito.

Código 5-bit	Registro	Nombre	Descripción	Tipo
00000	<code>x0</code>	<code>zero</code>	Siempre cero	Cero
00001	<code>x1</code>	<code>ra</code>	dirección de retorno	Reservado
00010	<code>x2</code>	<code>sp</code>	puntero de pila	Reservado
00011	<code>x3</code>	<code>gp</code>	puntero global	Reservado
00100	<code>x4</code>	<code>tp</code>	puntero de hilo	Reservado
00101	<code>x5</code>	<code>t0</code>	registro temporal 0	Temporal
00110	<code>x6</code>	<code>t1</code>	registro temporal 1	Temporal
00111	<code>x7</code>	<code>t2</code>	registro temporal 2	Temporal
01000	<code>x8</code>	<code>s0</code>	registro salvado 0*	Salvado
01001	<code>x9</code>	<code>s1</code>	registro salvado 1	Salvado
01010	<code>x10</code>	<code>a0</code>	argumento 0 / retorno 0	Argumento
01011	<code>x11</code>	<code>a1</code>	argumento 1 / retorno 1	Argumento
01100	<code>x12</code>	<code>a2</code>	argumento 2	Argumento
.....	argumentos 3-6	Argumento
10001	<code>x17</code>	<code>a7</code>	argumento 7	Argumento
10010	<code>x18</code>	<code>s2</code>	registro salvado 2	Salvado
.....	registros salvados 3-10	Salvado
10010	<code>x27</code>	<code>s11</code>	registro salvado 11	Salvado
11100	<code>x28</code>	<code>t3</code>	registro temporal 3	Temporal
11101	<code>x29</code>	<code>t4</code>	registro temporal 4	Temporal
11110	<code>x30</code>	<code>t5</code>	registro temporal 5	Temporal
11111	<code>x31</code>	<code>t6</code>	registro temporal 6	Temporal

Tabla 1: Registros de RISC-V. * El registro `s0` también se usa como puntero de marco `fp`.

2. Las instrucciones

Dentro del repertorio base de instrucciones **RV32I**, encontramos instrucciones variadas. Las aritmético-lógicas nos permiten operar con valores en los registros. Las de acceso a memoria permiten leer (cargar) y escribir (guardar) datos en memoria. Las instrucciones de salto servirán para programar estructuras y condicionales (*if*, *while*, *for*...) y funciones.

Instrucción	Uso	Descripción	Tipo
<code>add rd, rs1, rs2</code>	Suma	$r_d \leftarrow r_{s1} + r_{s2}$	RAritmética
<code>sub rd, rs1, rs2</code>	Resta	$r_d \leftarrow r_{s1} - r_{s2}$	RAritmética
<code>xor rd, rs1, rs2</code>	Or exclusiva	$r_d \leftarrow r_{s1} \wedge r_{s2}$	RLógica
<code>or rd, rs1, rs2</code>	Or	$r_d \leftarrow r_{s1} r_{s2}$	RLógica
<code>and rd, rs1, rs2</code>	And	$r_d \leftarrow r_{s1} \& r_{s2}$	RLógica
<code>sll rd, rs1, rs2</code>	Shift lóg izda	$r_d \leftarrow r_{s1} \ll r_{s2}$	RLógica
<code>srl rd, rs1, rs2</code>	Shift lóg dcha	$r_d \leftarrow r_{s1} \gg r_{s2}$	RLógica
<code>sra rd, rs1, rs2</code>	Shift arit dcha	$r_d \leftarrow r_{s1} \ggg r_{s2}$	RLógica
<code>slt* rd, rs1, rs2</code>	Activa si <	$r_d \leftarrow (r_{s1} < r_{s2}) ? 1 : 0$	RLógica
<code>beq rs1, rs2, i12</code>	Salta si ←	if $r_{s1} \leftarrow r_{s2} \{pc \leftarrow pc + 2 * s_{ext}(i_{12})\}$	BSalto
<code>bne rs1, rs2, i12</code>	Salta si ≠	if $r_{s1} \neq r_{s2} \{pc \leftarrow pc + 2 * s_{ext}(i_{12})\}$	BSalto
<code>blt* rs1, rs2, i12</code>	Salta si <	if $r_{s1} < r_{s2} \{pc \leftarrow pc + 2 * s_{ext}(i_{12})\}$	BSalto
<code>bge* rs1, rs2, i12</code>	Salta si ≥	if $r_{s1} \geq r_{s2} \{pc \leftarrow pc + 2 * s_{ext}(i_{12})\}$	BSalto
<code>sb rs2, i12(rs1)</code>	Guarda byte	$M[r_{s1} + s_{ext}(i_{12})] \leftarrow r_{s2[7:0]}$	SGuardado
<code>sh rs2, i12(rs1)</code>	Guarda short	$M[r_{s1} + s_{ext}(i_{12})] \leftarrow r_{s2[15:0]}$	SGuardado
<code>sw rs2, i12(rs1)</code>	Guarda palabra	$M[r_{s1} + s_{ext}(i_{12})] \leftarrow r_{s2}$	SGuardado
<code>lb rd, i12(rs1)</code>	Carga byte	$r_d \leftarrow s_{ext}(M[r_{s1} + s_{ext}(i_{12})])$	ICarga
<code>lh rd, i12(rs1)</code>	Carga short	$r_d \leftarrow s_{ext}M[r_{s1} + s_{ext}(i_{12})]$	ICarga
<code>lbu rd, i12(rs1)</code>	Carga byte	$r_d \leftarrow z_{ext}M[r_{s1} + s_{ext}(i_{12})]$	ICarga
<code>lhu rd, i12(rs1)</code>	Carga short	$r_d \leftarrow z_{ext}M[r_{s1} + s_{ext}(i_{12})]$	ICarga
<code>lw rd, i12(rs1)</code>	Carga palabra	$r_d \leftarrow M[r_{s1} + s_{ext}(i_{12})]$	ICarga
<code>addi rd, rs1, i12</code>	add inmediato	$r_d \leftarrow r_{s1} + s_{ext}(i_{12})$	IAritmética
<code>xori rd, rs1, i12</code>	xor inmediato	$r_d \leftarrow r_{s1} \wedge s_{ext}(i_{12})$	IAritmética
<code>ori rd, rs1, i12</code>	or inmediato	$r_d \leftarrow r_{s1} s_{ext}(i_{12})$	ILógica
<code>andi rd, rs1, i12</code>	and inmediato	$r_d \leftarrow r_{s1} \& s_{ext}(i_{12})$	ILógica
<code>slli rd, rs1, i5</code>	sll inmediato	$r_d \leftarrow r_{s1} \ll s_{ext}(i_5)$	ILógica
<code>srli rd, rs1, i5</code>	srl inmediato	$r_d \leftarrow r_{s1} \gg s_{ext}(i_5)$	ILógica
<code>srai rd, rs1, i5</code>	sra inmediato	$r_d \leftarrow r_{s1} \ggg s_{ext}(i_5)$	ILógica
<code>slti* rd, rs1, i12</code>	slt inmediato	$r_d \leftarrow (r_{s1} < s_{ext}(i_{12})) ? 1 : 0$	ILógica
<code>jalr rd, rs1, i12</code>	Salta/enlaza reg	$r_d \leftarrow pc + 4 \quad pc \leftarrow r_{s1} + s_{ext}(i_{12})$	IControl
<code>jal rd, i21</code>	Salta/enlaza	$r_d \leftarrow pc + 4 \quad pc \leftarrow pc + s_{ext}(i_{20:1} \ll 1)$	JControl
<code>auipc rd, i20</code>	Suma imm a pc	$r_d \leftarrow pc + (i_{20} \ll 12)$	UControl
<code>lui rd, i20</code>	Carga inmediato	$r_d \leftarrow i_{20} \ll 12$	UDatos

Tabla 2: Instrucciones **RV32I**. *: tienen variantes sin signo acabadas en “u” (e.g: `bltu`).

3. Las instrucciones (Extensión RVM)

Dentro del repertorio extendido de instrucciones **RVM**, encontramos instrucciones variadas de multiplicación y división de tipo aritmético.

Instrucción	Uso	Descripción	Tipo
<code>mul rd, rs1, rs2</code>	Producto (parte baja)	$r_d \leftarrow (r_{s1} * r_{s2})_{31:0}$	R - Aritmética
<code>mulh rd, rs1, rs2</code>	Producto (parte alta) Ambos con signo	$r_d \leftarrow (r_{s1_S} * r_{s2_S})_{63:32}$	R - Aritmética
<code>mulhsu rd, rs1, rs2</code>	Producto (parte alta) Solo uno con signo	$r_d \leftarrow (r_{s1_S} * r_{s2_U})_{63:32}$	R - Aritmética
<code>mulhu rd, rs1, rs2</code>	Producto (parte alta) Ambos sin signo	$r_d \leftarrow (r_{s1_U} * r_{s2_U})_{63:32}$	R - Aritmética
<code>div rd, rs1, rs2</code>	División con signo	$r_d \leftarrow (r_{s1} /_S r_{s2})$	R - Aritmética
<code>divu rd, rs1, rs2</code>	División sin signo	$r_d \leftarrow (r_{s1} /_U r_{s2})$	R - Aritmética
<code>rem rd, rs1, rs2</code>	Resto con signo	$r_d \leftarrow (r_{s1} \%_S r_{s2})$	R - Aritmética
<code>remu rd, rs1, rs2</code>	Resto sin signo	$r_d \leftarrow (r_{s1} \%_U r_{s2})$	R - Aritmética

Tabla 3: La lista de instrucciones de la extensión **M**

4. Las directivas en ensamblador

Directiva	Descripción
<code>.text</code>	Declara el comienzo de la sección de instrucciones
<code>.data</code>	Declara comienzo de sección de variables globales con valor inicial
<code>.bss</code>	Declara comienzo de sección de variables globales sin valor inicial
<code>.word w1, ..., wn</code>	Reserva memoria para n palabras inicializadas a valores w_i
<code>.half h1, ..., hn</code>	Reserva memoria para n medias palabras inicializadas con h_i
<code>.byte h1, ..., hn</code>	Reserva memoria para n bytes inicializados con h_i
<code>.zero n</code>	Reserva memoria para n bytes inicializados a 0
<code>.space n</code>	Reserva espacio en memoria para n bytes sin inicializar
<code>.string "str"</code>	Reserva espacio en memoria inicializado con la cadena "str"
<code>.align n</code>	Alinea los datos/instrucciones a direcciones múltiplo de 2^n
<code>.equ sym, val</code>	Define una constante simbólica llamada sym de valor val
<code>.global sym</code>	Hace visible la etiqueta sym fuera del archivo que la contiene (global)
<code>.extern sym</code>	Indica que un símbolo está definido en otro archivo del proyecto
<code>.end</code>	Declara el final del programa ensamblador

Tabla 4: La lista de las principales directivas **RISCV**

5. Las pseudoinstrucciones

Para facilitar nuestro trabajo como programadores, RISC-V incluye pseudoinstrucciones que nos ayudarán a escribir códigos más sencillos. Las pseudoinstrucciones se traducen por instrucciones base, cambiando operandos o utilizando varias instrucciones base para conseguir un funcionamiento más amplio del repertorio.

Pseudoinstrucción	Uso	Traducción
<code>li rd, i12</code>	Carga inmediato corto	<code>addi rd, zero, i12</code>
<code>li rd, i32</code>	Carga inmediato (32-bit)	<code>lui rd, i32[31:12]</code> <code>addi rd, rd, i32[11:0]</code>
<code>la rd, sym</code>	Carga dirección (relativa a pc)	<code>auipc rd, sym[31:12]</code> <code>addi rd, rd, sym[11:0]</code>
<code>lw rd, i32</code> (También <code>lh</code> , <code>lb</code>)	Carga de dirección absoluta	<code>auipc rd, i32[31:12]</code> <code>lw rd, i32[11:0](rd)</code>
<code>sw rs2, i32, rs1</code> (También <code>sh</code> , <code>sb</code>)	Guarda en dirección absoluta	<code>auipc rs1, i32[31:12]</code> <code>sw rs2, i32[11:0](rs1)</code>
<code>mv rd, rs</code>	Copia de valor	<code>addi rd, rs, 0</code>
<code>not rd, rs</code>	Complemento a 1 (invertir)	<code>xori rd, rs, -1</code>
<code>neg rd, rs</code>	Complemento a 2 (negativo)	<code>sub rd, zero, rs</code>
<code>bgt* rs1, rs2, i12</code>	Salta si >	<code>blt rs2, rs1, i12</code>
<code>ble* rs1, rs2, i12</code>	Salta si ≤	<code>bge rs2, rs1, i12</code>
<code>beqz rs1, i12</code>	Salta si = 0	<code>beq rs1, zero, i12</code>
<code>bnez rs1, i12</code>	Salta si ≠ 0	<code>bne rs1, zero, i12</code>
<code>bltz rs1, i12</code>	Salta si < 0	<code>blt rs1, zero, i12</code>
<code>bgez rs1, i12</code>	Salta si ≥ 0	<code>bge rs1, zero, i12</code>
<code>blez rs1, i12</code>	Salta si ≤ 0	<code>bge zero, rs1, i12</code>
<code>bgtz rs1, i12</code>	Salta si > 0	<code>blt zero, rs1, i12</code>
<code>seqz rd, rs1</code>	Activa si = 0	<code>sltiu rd, rs1, 1</code>
<code>snez rd, rs1</code>	Activa si ≠ 0	<code>sltu rd, zero, rs1</code>
<code>sltz rd, rs1</code>	Activa si < 0	<code>slt rd, rs1, zero</code>
<code>sgtz rd, rs1</code>	Activa si > 0	<code>slt rd, zero, rs1</code>
<code>jr rs1</code>	Salta a registro	<code>jalr zero, rs1, 0</code>
<code>jalr rs1</code>	Salta/enlaza a registro	<code>jalr ra, rs1, 0</code>
<code>j i21</code>	Salta inmediato	<code>jal zero, i21</code>
<code>jal i21</code>	Salta/enlaza inmediato	<code>jal ra, i21</code>
<code>call i21</code>	Salta a función (cerca)	<code>jal ra, i21</code>
<code>call i32</code>	Salto a función (lejos)	<code>auipc ra, i32[31:12]</code> <code>jalr ra, i32[11:0](ra)</code>
<code>ret</code>	Vuelta de función	<code>jalr zero, ra, 0</code>
<code>nop</code>	No operación	<code>addi zero, zero, 0</code>

Tabla 5: La lista de pseudoinstrucciones base. Las instrucciones con * tienen variantes acabadas en “u” (e.g: `bgtu`) que operan con los valores como si fueran sin signo.