



Problemas Tema 4:

Diseño del formato de instrucción

Fernando Castro Rodríguez

*Dpto. Arquitectura de Computadores y Automática
Universidad Complutense de Madrid*

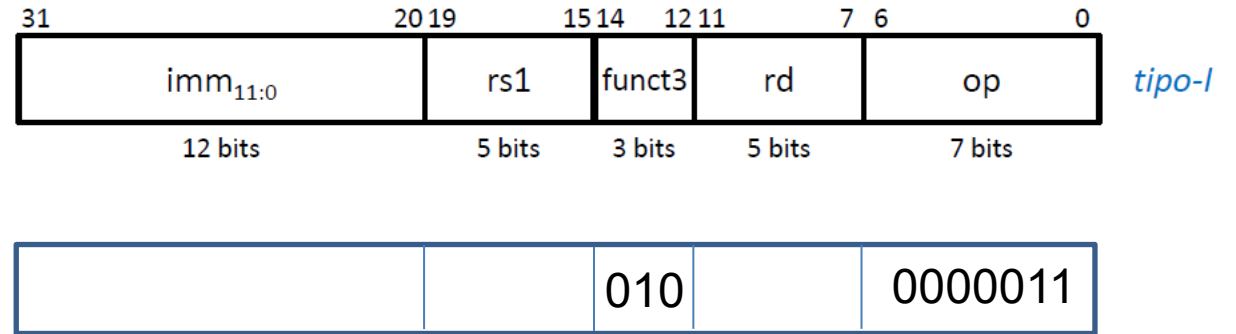




1) Cada una de las siguientes instrucciones del repertorio de ensamblador de RISC-V, ¿con qué secuencia de 32 bits se corresponde en código máquina?

- a) lw t0, 0(t2)
- b) bge t1,t0,0x2C
- c) sw t1,0(t4)

a) lw t0, 0(t2) → tipo I



Codificación de campos

Códigos de función (i)

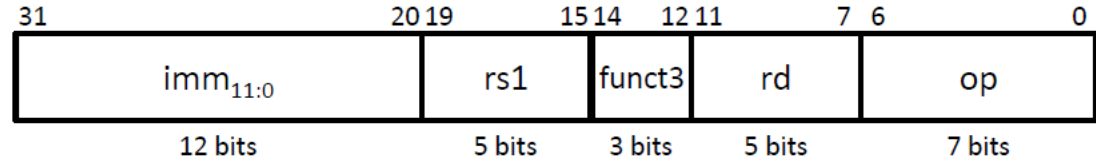
Instrucciones de carga de memoria

op	funct3	Instrucción	Tipo
	000	lb	I
	001	lh	I
0000011	010	lw	I
	011	lbu	I
	100	lhu	I



tipo-I

a) lw t0, 0(t2) → tipo I



Codificación de campos

Códigos de registro

Nombre	Número	Código
zero	x0	00000
ra	x1	00001
sp	x2	00010
gp	x3	00011
tp	x4	00100
t0	x5	00101
t1	x6	00110
t2	x7	00111
s0/fp	x8	01000
s1	x9	01001
a0	x10	01010
a1	x11	01011
a2	x12	01100
a3	x13	01101
a4	x14	01110
a5	x15	01111

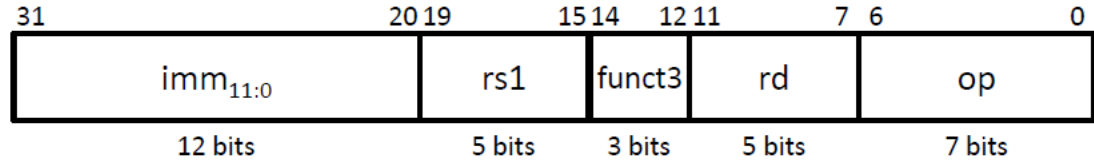
Nombre	Número	Código
a6	x16	10000
a7	x17	10001
s2	x18	10010
s3	x19	10011
s4	x20	10100
s5	x21	10101
s6	x22	10110
s7	x23	10111
s8	x24	11000
s9	x25	11001
s10	x26	11010
s11	x27	11011
t3	x28	11100
t4	x29	11101
t5	x30	11110
t6	x31	11111





tipo-I

a) lw t0, 0(t2) → tipo I



Codificación de campos

Códigos de registro

Nombre	Número	Código
zero	x0	00000
ra	x1	00001
sp	x2	00010
gp	x3	00011
tp	x4	00100
t0	x5	00101
t1	x6	00110
t2	x7	00111
s0/tp	x8	01000
s1	x9	01001
a0	x10	01010
a1	x11	01011
a2	x12	01100
a3	x13	01101
a4	x14	01110
a5	x15	01111

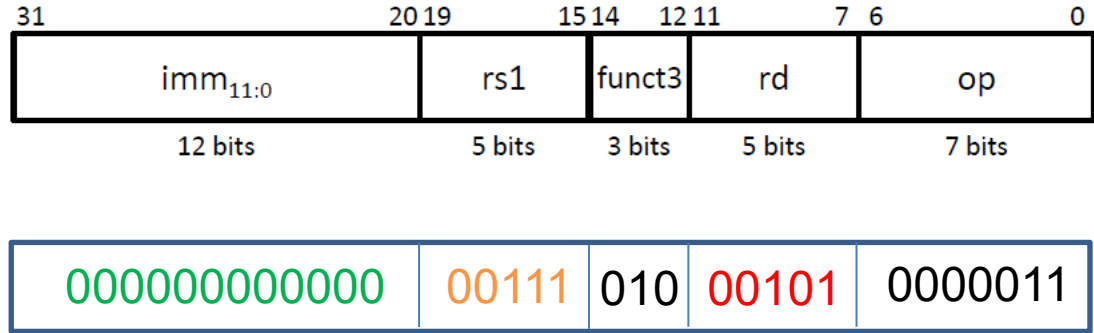
Nombre	Número	Código
a6	x16	10000
a7	x17	10001
s2	x18	10010
s3	x19	10011
s4	x20	10100
s5	x21	10101
s6	x22	10110
s7	x23	10111
s8	x24	11000
s9	x25	11001
s10	x26	11010
s11	x27	11011
t3	x28	11100
t4	x29	11101
t5	x30	11110
t6	x31	11111





tipo-I

a) lw t0, 0(t2) → tipo I



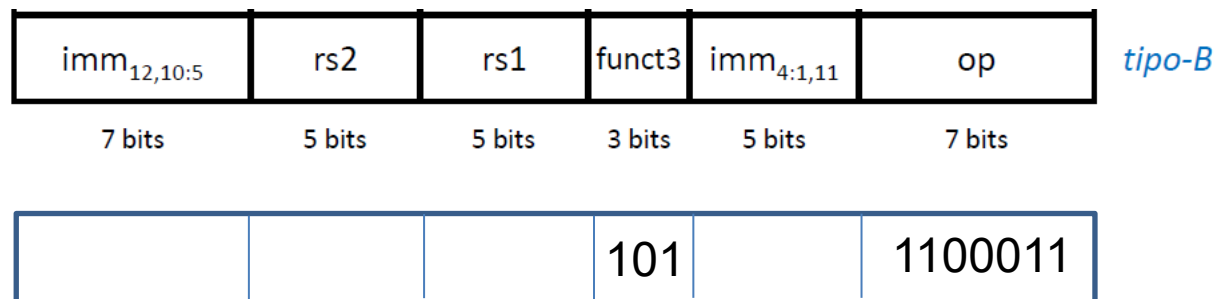
0x0003A283



1) Cada una de las siguientes instrucciones del repertorio de ensamblador de RISC-V, ¿con qué secuencia de 32 bits se corresponde en código máquina?

- a) lw t0, 0(t2)
- b) bge t1,t0,0x2C
- c) Sw t1,0(t4)

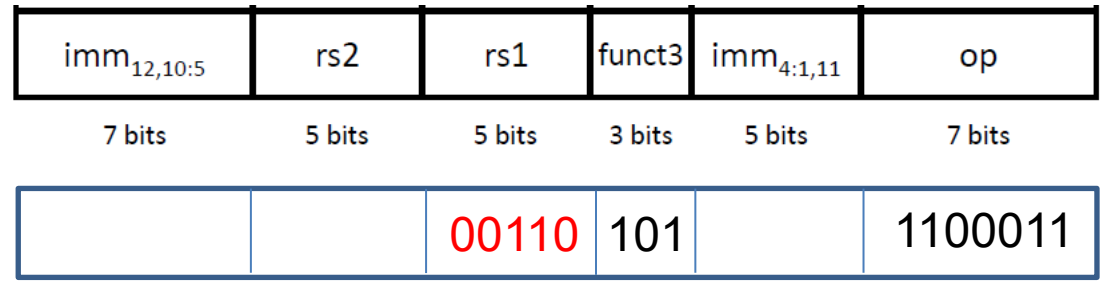
b) bge t1,t0,0x2C → tipo B



Instrucciones de salto condicional

op	funct3	Instrucción	Tipo
	000	beq	B
	001	bne	B
	100	blt	B
1100011	101	bge	B
	110	bltu	B
	111	bgeu	B

b) bge t1,t0,0x2C → tipo B



tipo-B



Codificación de campos

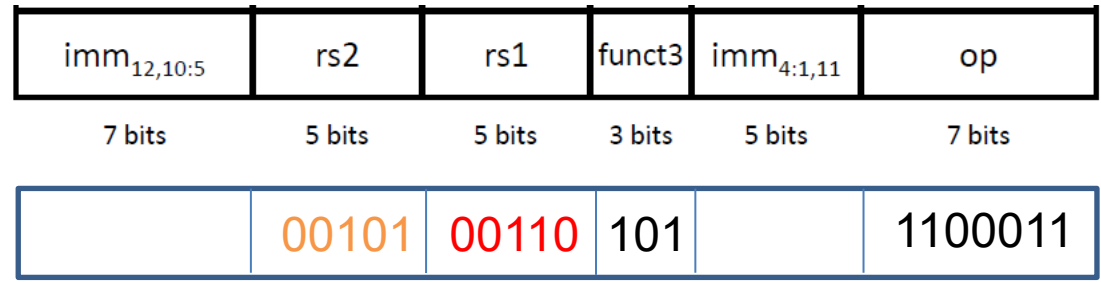
Códigos de registro

Nombre	Número	Código
zero	x0	00000
ra	x1	00001
sp	x2	00010
gp	x3	00011
tp	x4	00100
t0	x5	00101
t1	x6	00110
t2	x7	00111
s0/fp	x8	01000
s1	x9	01001
a0	x10	01010
a1	x11	01011
a2	x12	01100
a3	x13	01101
a4	x14	01110
a5	x15	01111

Nombre	Número	Código
a6	x16	10000
a7	x17	10001
s2	x18	10010
s3	x19	10011
s4	x20	10100
s5	x21	10101
s6	x22	10110
s7	x23	10111
s8	x24	11000
s9	x25	11001
s10	x26	11010
s11	x27	11011
t3	x28	11100
t4	x29	11101
t5	x30	11110
t6	x31	11111



b) bge t1,t0,0x2C → tipo B



tipo-B



Codificación de campos

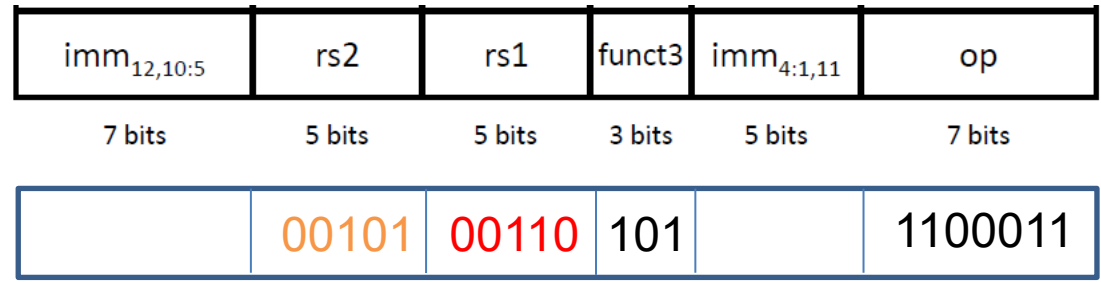
Códigos de registro

Nombre	Número	Código
zero	x0	00000
ra	x1	00001
sp	x2	00010
gp	x3	00011
tp	x4	00100
t0	x5	00101
t1	x6	00110
t2	x7	00111
s0/fp	x8	01000
s1	x9	01001
a0	x10	01010
a1	x11	01011
a2	x12	01100
a3	x13	01101
a4	x14	01110
a5	x15	01111

Nombre	Número	Código
a6	x16	10000
a7	x17	10001
s2	x18	10010
s3	x19	10011
s4	x20	10100
s5	x21	10101
s6	x22	10110
s7	x23	10111
s8	x24	11000
s9	x25	11001
s10	x26	11010
s11	x27	11011
t3	x28	11100
t4	x29	11101
t5	x30	11110
t6	x31	11111



b) bge t1,t0,0x2C → tipo B

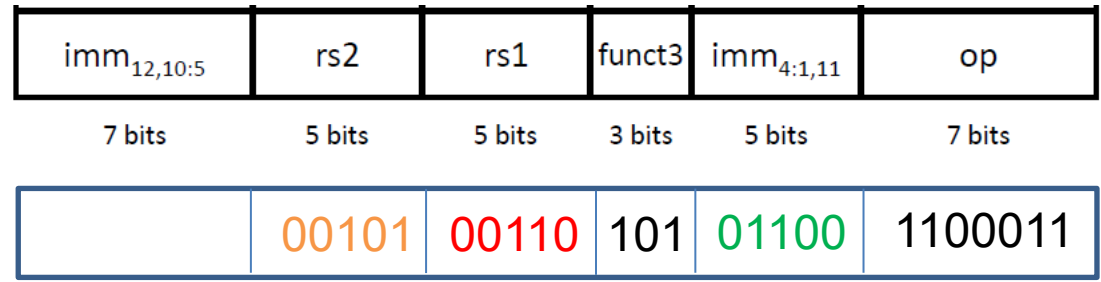


tipo-B



0x2C → 0b0000000101100

b) bge t1,t0,0x2C → tipo B

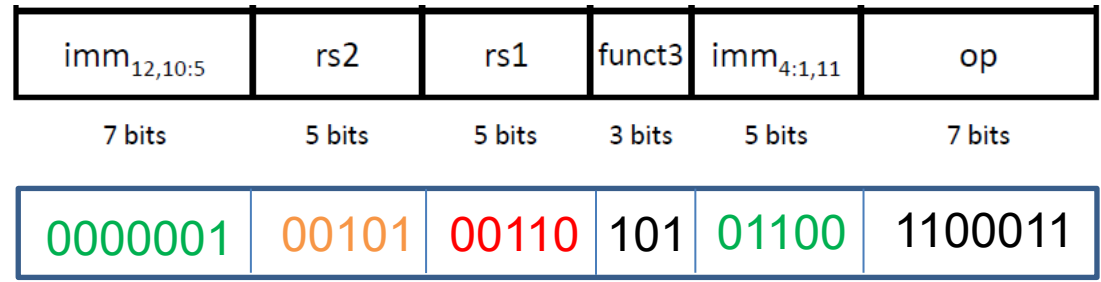


tipo-B



0x2C → 0b000000101100

b) bge t1,t0,0x2C → tipo B



tipo-B



0x2C → 0b000000101100



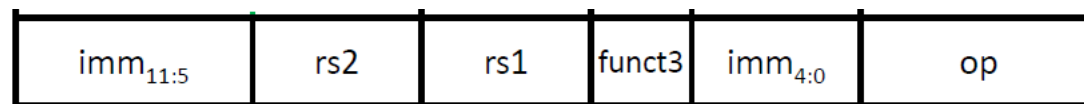
0x02535663



1) Cada una de las siguientes instrucciones del repertorio de ensamblador de RISC-V, ¿con qué secuencia de 32 bits se corresponde en código máquina?

- a) lw t0, 0(t2)
- b) bge t1,t0,0x2C
- c) sw t1,0(t4)

c) sw t1, 0(t4) → tipo S



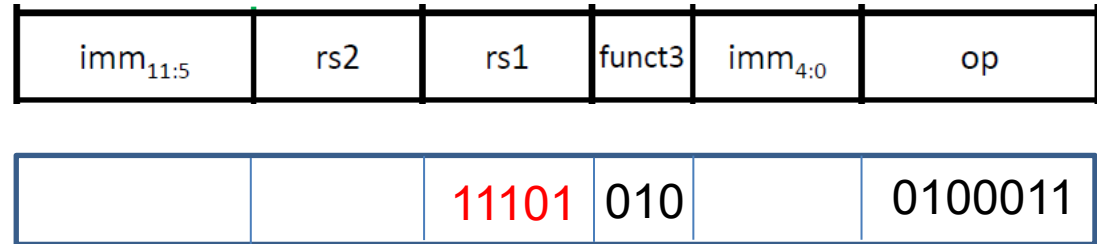
tipo-S



Instrucciones de almacenaje en memoria

op	funct3	Instrucción	Tipo
	000	sb	S
0100011	001	sh	S
	010	sw	S

c) sw t1, 0(t4) → tipo S



Codificación de campos

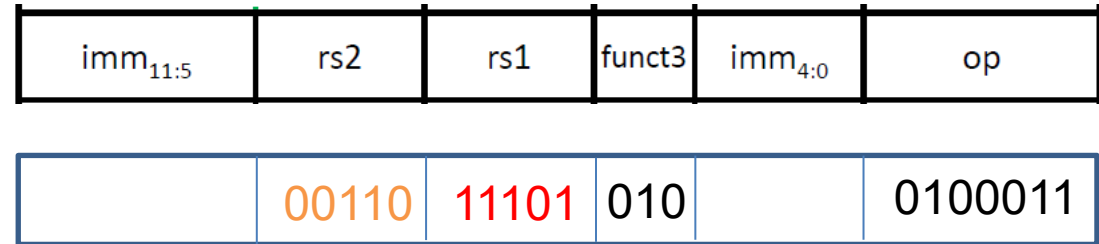
Códigos de registro

Nombre	Número	Código	Nombre	Número	Código
zero	x0	00000	a6	x16	10000
ra	x1	00001	a7	x17	10001
sp	x2	00010	s2	x18	10010
gp	x3	00011	s3	x19	10011
tp	x4	00100	s4	x20	10100
t0	x5	00101	s5	x21	10101
t1	x6	00110	s6	x22	10110
t2	x7	00111	s7	x23	10111
s0/fp	x8	01000	s8	x24	11000
s1	x9	01001	s9	x25	11001
a0	x10	01010	s10	x26	11010
a1	x11	01011	s11	x27	11011
a2	x12	01100	t3	x28	11100
a3	x13	01101	t4	x29	11101
a4	x14	01110	t5	x30	11110
a5	x15	01111	t6	x31	11111



tipo-S

c) sw t1, 0(t4) → tipo S



tipo-S

Codificación de campos

Códigos de registro

Nombre	Número	Código
zero	x0	00000
ra	x1	00001
sp	x2	00010
gp	x3	00011
tp	x4	00100
t0	x5	00101
t1	x6	00110
t2	x7	00111
s0/fp	x8	01000
s1	x9	01001
a0	x10	01010
a1	x11	01011
a2	x12	01100
a3	x13	01101
a4	x14	01110
a5	x15	01111

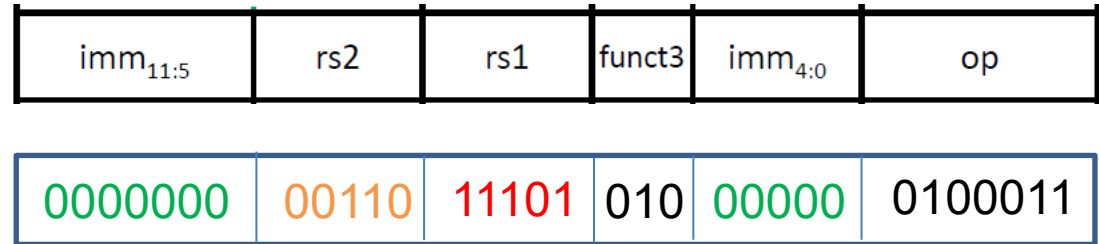
Nombre	Número	Código
a6	x16	10000
a7	x17	10001
s2	x18	10010
s3	x19	10011
s4	x20	10100
s5	x21	10101
s6	x22	10110
s7	x23	10111
s8	x24	11000
s9	x25	11001
s10	x26	11010
s11	x27	11011
t3	x28	11100
t4	x29	11101
t5	x30	11110
t6	x31	11111





tipo-S

c) sw t1, 0(t4) → tipo S



0x006EA023



2) Cada una de las siguientes secuencias de 32 bits, ¿con qué instrucciones del repertorio de ensamblador de RISC-V se corresponden?

- a) 0x03528B33
- b) 0x00190913
- c) 0x0000006F

a) 0x03528B33

00000011010100101000101100110011



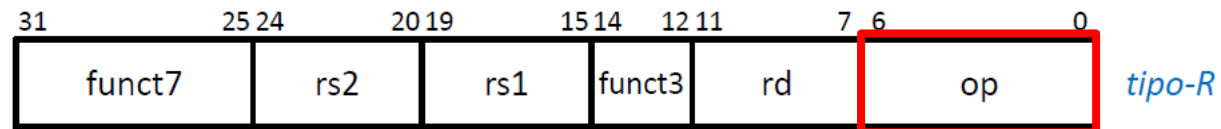
2) Cada una de las siguientes secuencias de 32 bits, ¿con qué instrucciones del repertorio de ensamblador de RISC-V se corresponden?

- a) 0x03528B33
- b) 0x00190913
- c) 0x0000006F

a) 0x03528B33

00000011010100101000101100110011

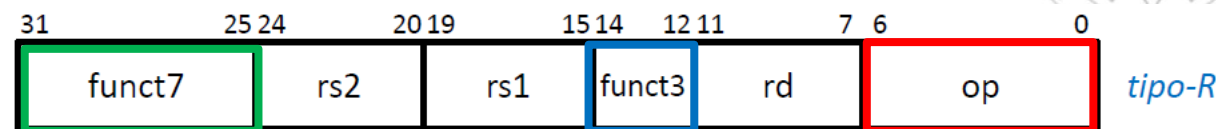
op	Clase de instrucción	Tipo
0000011	carga de memoria	I
0010011	aritmético-lógicas y de desplazamiento con operando inmediato	I
0010111	auipc	U
0100011	almacenaje en memoria	S
0110011	aritmético-lógicas y de desplazamiento con operandos en registros	R
0110111	lui	U
1100011	salto condicional	B
1100111	jalr	I
1101111	jal	J





a) 0x03528B33

00000011010100101000101100110011



Codificación de campos

Códigos de función (iv)

Instrucciones* de multiplicación y división

op	funct3	funct7	Instrucción	Tipo
	000	0000001	mul	R
	001	0000001	mulh	R
	010	0000001	mulhsu	R
	011	0000001	mulhu	R
0110011	100	0000001	div	R
	101	0000001	divu	R
	110	0000001	rem	R
	111	0000001	remu	R

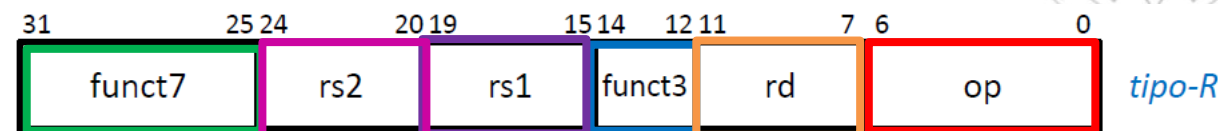
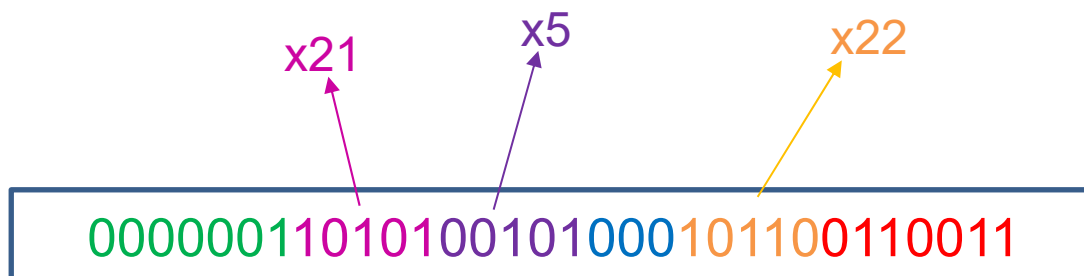


Instrucción mul

*Definidas en la extensión RVM



a) 0x03528B33



Codificación de campos

Códigos de registro

Nombre	Número	Código	Nombre	Número	Código
zero	x0	00000	a6	x16	10000
ra	x1	00001	a7	x17	10001
sp	x2	00010	s2	x18	10010
gp	x3	00011	s3	x19	10011
tp	x4	00100	s4	x20	10100
t0	x5	00101	s5	x21	10101
t1	x6	00110	s6	x22	10110
t2	x7	00111	s7	x23	10111
s0/fp	x8	01000	s8	x24	11000
s1	x9	01001	s9	x25	11001
a0	x10	01010	s10	x26	11010
a1	x11	01011	s11	x27	11011
a2	x12	01100	t3	x28	11100
a3	x13	01101	t4	x29	11101
a4	x14	01110	t5	x30	11110
a5	x15	01111	t6	x31	11111



mul s6,t0,s5



2) Cada una de las siguientes secuencias de 32 bits, ¿con qué instrucciones del repertorio de ensamblador de RISC-V se corresponden?

- a) 0x03528B33
- b) 0x00190913
- c) 0x0000006F

b) 0x00190913

00000000000110010000100100010011



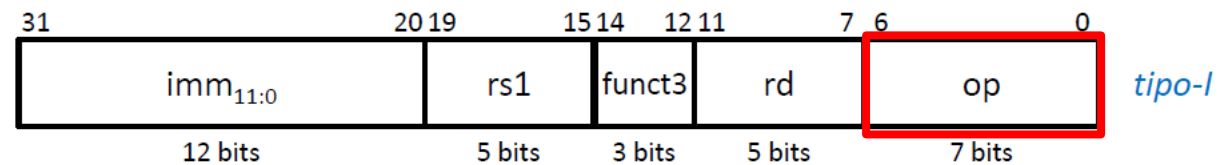
2) Cada una de las siguientes secuencias de 32 bits, ¿con qué instrucciones del repertorio de ensamblador de RISC-V se corresponden?

- a) 0x03528B33
- b) 0x00190913
- c) 0x0000006F

b) 0x00190913

00000000000110010000100100010011

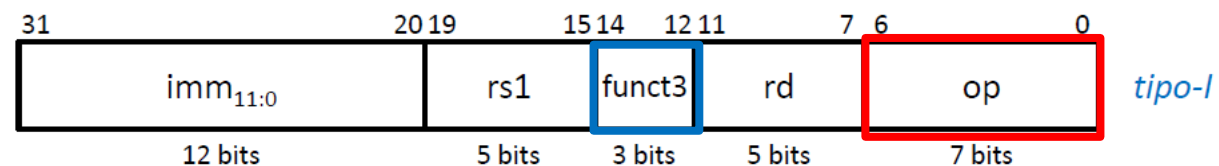
op	Clase de instrucción	Tipo
0000011	carga de memoria	I
0010011	aritmético-lógicas y de desplazamiento con operando inmediato	I
0010111	auipc	U
0100011	almacenaje en memoria	S
0110011	aritmético-lógicas y de desplazamiento con operandos en registros	R
0110111	lui	U
1100011	salto condicional	B
1100111	jalr	I
1101111	jal	J





b) 0x00190913

000000000000110010000100100010011



Instrucciones aritmético-lógicas y de desplazamiento con operando inmediato

op	funct3	funct7*	Instrucción	Tipo
	000	-	addi	
	001	0000000*	slli	
	010	-	slti	
	011	-	sltiu	
0010011	100	-	xori	
	101	0000000*	srlr	
	101	0100000*	srai	
	110	-	ori	
	111	-	andi	

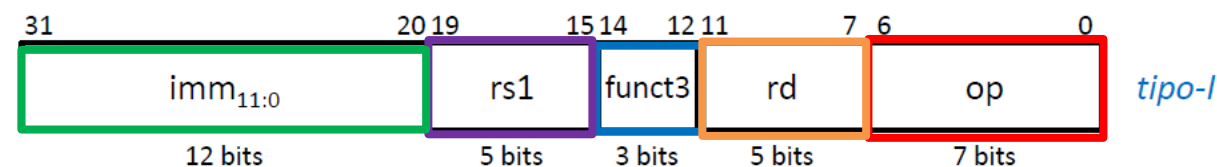
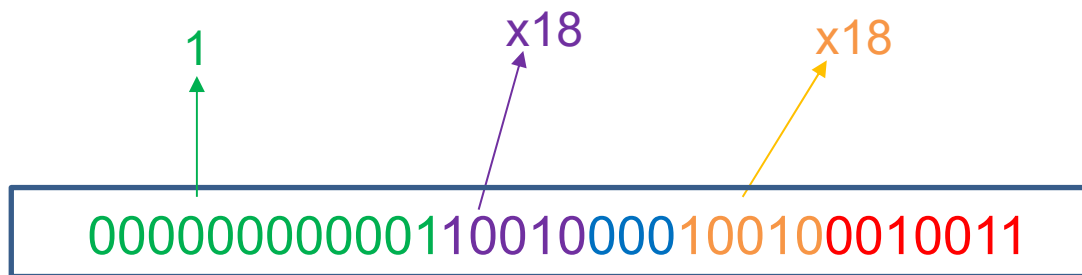


Instrucción addi

*Codificados en los 7 bits superiores del campo imm



b) 0x00190913



Codificación de campos

Códigos de registro

Nombre	Número	Código	Nombre	Número	Código
zero	x0	00000	a6	x16	10000
ra	x1	00001	a7	x17	10001
sp	x2	00010	s2	x18	10010
gp	x3	00011	s3	x19	10011
tp	x4	00100	s4	x20	10100
t0	x5	00101	s5	x21	10101
t1	x6	00110	s6	x22	10110
t2	x7	00111	s7	x23	10111
s0/fp	x8	01000	s8	x24	11000
s1	x9	01001	s9	x25	11001
a0	x10	01010	s10	x26	11010
a1	x11	01011	s11	x27	11011
a2	x12	01100	t3	x28	11100
a3	x13	01101	t4	x29	11101
a4	x14	01110	t5	x30	11110
a5	x15	01111	t6	x31	11111





2) Cada una de las siguientes secuencias de 32 bits, ¿con qué instrucciones del repertorio de ensamblador de RISC-V se corresponden?

- a) 0x03528B33
- b) 0x00190913
- c) 0x0000006F

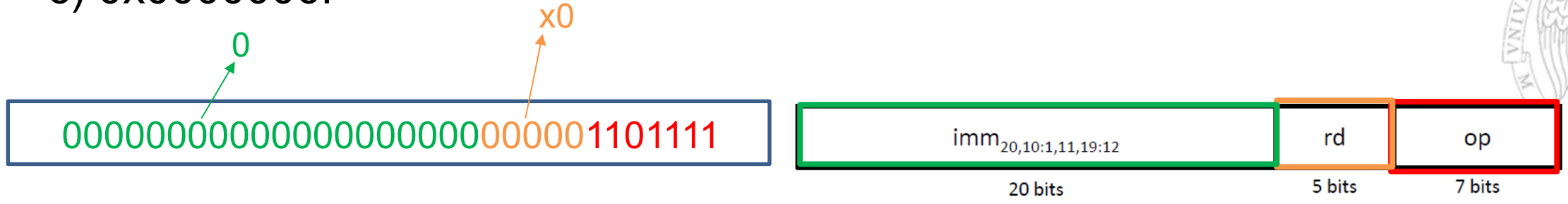
c) 0x0000006F

000000000000000000000000000000001101111



tipo-J

c) 0x0000006F



jal x0,0



Acerca de *Creative Commons*

- Licencia CC ([Creative Commons](#))



- Ofrece algunos derechos a terceras personas bajo ciertas condiciones. Este documento tiene establecidas las siguientes:



Reconocimiento (*Attribution*):

En cualquier explotación de la obra autorizada por la licencia hará falta reconocer la autoría.



No comercial (*Non commercial*):

La explotación de la obra queda limitada a usos no comerciales.



Compartir igual (*Share alike*):

La explotación autorizada incluye la creación de obras derivadas siempre que mantengan la misma licencia al ser divulgadas.

Más información: <https://creativecommons.org/licenses/by-nc-sa/4.0/>