# PROBLEMAS DE FUNDAMENTOS DE COMPUTADORES II TEMA 4

#### Problemas básicos:

- 1. Cada una de las siguientes instrucciones del repertorio de ensamblador de RISC-V, ¿con qué secuencia de 32 bits se corresponde en código máquina?
  - a) lw t0, 0(t2)
- b) bge t1, t0, 0x2C c) sw t1, 0(t4)
- 2. Cada una de las siguientes secuencias de 32 bits, ¿con qué instrucciones del repertorio de ensamblador de RISC-V se corresponden?
  - a) 0x03528b33
- b) 0x00190913
- c) 0x0000006f

### **Problemas adicionales:**

3. Se desea incorporar al repertorio de una nueva instrucción que lea una palabra de memoria usando un registro base y un desplazamiento variable almacenado en un registro índice, lwi rd, rs1, rs2:

$$\{ rd \leftarrow Mem[ rs1 + rs2 ] \}$$

Se pide indicar:

- a) El formato de instrucción más apropiado de los existentes para codificarla.
- b) La menor secuencia de instrucciones de RISC-V en que debería traducirse en caso de implementarla como pseudo-instrucción.
- 4. Se desea incorporar al repertorio de una nueva instrucción que lea una palabra de memoria pre-incrementando el registro base, lwpreinc rd, imm(rs1):

$$\{ rd \leftarrow Mem[ rs1 + sExt(imm) ], rs1 \leftarrow rs1 + sExt(imm) \}$$

Se pide indicar:

- a) El formato de instrucción más apropiado de los existentes para codificarla.
- b) La menor secuencia de instrucciones de RISC-V en que debería traducirse en caso de implementarla como pseudo-instrucción.
- 5. Se desea incorporar al repertorio de una nueva instrucción que lea una palabra de memoria post-incrementando el registro base, lwpostinc rd, imm(rs1):

$$\{ rd \leftarrow Mem[rs1], rs1 \leftarrow rs1 + sExt(imm) \}$$

Se pide indicar:

- a) El formato de instrucción más apropiado de los existentes para codificarla.
- b) La menor secuencia de instrucciones de RISC-V en que debería traducirse en caso de implementarla como pseudo-instrucción.
- 6. Se desea incorporar al repertorio de una nueva instrucción que intercambie el valor contenido en 2 registros, swap rs1, rs2:

$$\{ rs1 \leftarrow rs2, rs2 \leftarrow rs1 \}$$

#### Se pide indicar:

- a) El formato de instrucción más apropiado de los existentes para codificarla.
- b) La menor secuencia de instrucciones de RISC-V en que debería traducirse en caso de implementarla como pseudo-instrucción.
- 7. Se desea incorporar al repertorio de una nueva instrucción que cargue en un registro un dato leído de memoria que ocupa una dirección dada, **lwa** rd, imm:

$$\{ rd \leftarrow Mem[ zExt(imm) ] \}$$

#### Se pide indicar:

- a) El formato de instrucción más apropiado de los existentes para codificarla.
- b) La menor secuencia de instrucciones de RISC-V en que debería traducirse en caso de implementarla como pseudo-instrucción.
- 8. Obtenga el código máquina de cada una de las siguientes instrucciones:
  - a) **sub** x5, x6, x7
- d) srai t1, t2, 29
- g) lui s5, 0x8cdef

- b) addi s0, s1, 12
- e) **sb** t5, 45(zero)
- h) jal ra, 0xa67f8

- c) 1h t2, -6(s3)
- f) beq s0, t5, 0x10
- **9.** Indique la instrucción en ensamblador que corresponde a cada uno de los siguientes códigos máquina:
  - a) 0x41fe83b3
- b) 0xfda48293
- c) 0x05ce2a03

## **Soluciones**

- **1.** a) 0x0003a283
- b) 0x02535663
- c) 0x006ea023

- 2. a) mul s6, t0, s5
- b) addi s2, s2, 1
- c) jal zero, 0

**3.** Tipo R

**add** rd, rs1, rs2 **lw** rd, 0(rd)

**4.** Tipo I

**addi** rs1, rs1, imm **lw** rd, 0(rs1)

**5.** Tipo I

lw rd, 0(rs1)
addi rs1, rs1, imm

**6.** Tipo R

add rs1, rs1, rs2
sub rs2, rs1, rs2
sub rs1, rs1, rs2

7. Tipo U

- lui rd, imm
  srli rd, rd, 12
  lw rd, 0(rd)
- **8.** a) 0x407302b3
- d) 0x41d3d313
- g) 0x8cdefab7

- b) 0x00c48413
- e) 0x03e006a3
- h) 0x7f8a60ef

c) 0xffa99383

9. a) sub x7, x29, x31 b) addi x6, x9, -38 c) lw x20, 92(x28)