



PROBLEMAS DE FUNDAMENTOS DE COMPUTADORES II

TEMA 4

Problemas básicos:

1. Cada una de las siguientes instrucciones del repertorio de ensamblador de RISC-V, ¿con qué secuencia de 32 bits se corresponde en código máquina?
a) `lw t0, 0(t2)` b) `bge t1, t0, 0x2C` c) `sw t1, 0(t4)`
2. Cada una de las siguientes secuencias de 32 bits, ¿con qué instrucciones del repertorio de ensamblador de RISC-V se corresponden?
a) `0x03528b33` b) `0x00190913` c) `0x0000006f`

Problemas adicionales:

3. Se desea incorporar al repertorio de una nueva instrucción que lea una palabra de memoria usando un registro base y un desplazamiento variable almacenado en un registro índice, `lwi rd, rs1, rs2`:

$$\{ rd \leftarrow \text{Mem}[rs1 + rs2] \}$$

Se pide indicar:

- a) El formato de instrucción más apropiado de los existentes para codificarla.
 - b) La menor secuencia de instrucciones de RISC-V en que debería traducirse en caso de implementarla como pseudo-instrucción.
4. Se desea incorporar al repertorio de una nueva instrucción que lea una palabra de memoria pre-incrementando el registro base, `lwpreinc rd, imm(rs1)`:

$$\{ rd \leftarrow \text{Mem}[rs1 + \text{sExt}(imm)], rs1 \leftarrow rs1 + \text{sExt}(imm) \}$$

Se pide indicar:

- a) El formato de instrucción más apropiado de los existentes para codificarla.
 - b) La menor secuencia de instrucciones de RISC-V en que debería traducirse en caso de implementarla como pseudo-instrucción.
5. Se desea incorporar al repertorio de una nueva instrucción que lea una palabra de memoria post-incrementando el registro base, `lwpostinc rd, imm(rs1)`:

$$\{ rd \leftarrow \text{Mem}[rs1], rs1 \leftarrow rs1 + \text{sExt}(imm) \}$$

Se pide indicar:

- a) El formato de instrucción más apropiado de los existentes para codificarla.
 - b) La menor secuencia de instrucciones de RISC-V en que debería traducirse en caso de implementarla como pseudo-instrucción.
6. Se desea incorporar al repertorio de una nueva instrucción que intercambie el valor contenido en 2 registros, `swap rs1, rs2`:

$$\{ rs1 \leftarrow rs2, rs2 \leftarrow rs1 \}$$

Se pide indicar:

- a) El formato de instrucción más apropiado de los existentes para codificarla.
 - b) La menor secuencia de instrucciones de RISC-V en que debería traducirse en caso de implementarla como pseudo-instrucción.
7. Se desea incorporar al repertorio de una nueva instrucción que cargue en un registro un dato leído de memoria que ocupa una dirección dada, **lwa rd, imm**:

$$\{ rd \leftarrow \text{Mem}[\text{zExt}(imm)] \}$$

Se pide indicar:

- a) El formato de instrucción más apropiado de los existentes para codificarla.
 - b) La menor secuencia de instrucciones de RISC-V en que debería traducirse en caso de implementarla como pseudo-instrucción.
8. Obtenga el código máquina de cada una de las siguientes instrucciones:
- | | | |
|---------------------------|----------------------------|---------------------------|
| a) sub x5, x6, x7 | d) srai t1, t2, 29 | g) lui s5, 0x8cdef |
| b) addi s0, s1, 12 | e) sb t5, 45(zero) | h) jal ra, 0xa67f8 |
| c) lh t2, -6(s3) | f) beq s0, t5, 0x10 | |
9. Indique la instrucción en ensamblador que corresponde a cada uno de los siguientes códigos máquina:
- | | | |
|---------------|---------------|---------------|
| a) 0x41fe83b3 | b) 0xfda48293 | c) 0x05ce2a03 |
|---------------|---------------|---------------|