



**Fundamentos de Computadores**  
**17 de Junio de 2015. Examen Parcial 2º Cuatrimestre**

Nombre: \_\_\_\_\_ DNI: \_\_\_\_\_  
Apellidos: \_\_\_\_\_ Grupo: \_\_\_\_\_

**Ejercicio 1. (3 puntos)** Responde a las siguientes cuestiones, suponiendo que el vector  $V$  está almacenado a partir de la dirección de memoria  $0x0C000000$  y que el código se encuentra a continuación de los datos. El código almacena en la variable *CuentaTotal* el sumatorio de todos los números positivos que contiene el vector. Para realizar este sumatorio, se utilizan dos subrutinas: *Cuenta* y *Averigua*. El estudiante sólo necesita saber de la subrutina *Averigua* que como parámetro de entrada recibe el entero  $V[i]$  y como resultado devuelve: (1) el valor de  $V[i]$ , si  $V[i]$  es positivo; (2) 0, si  $V[i]$  es negativo.

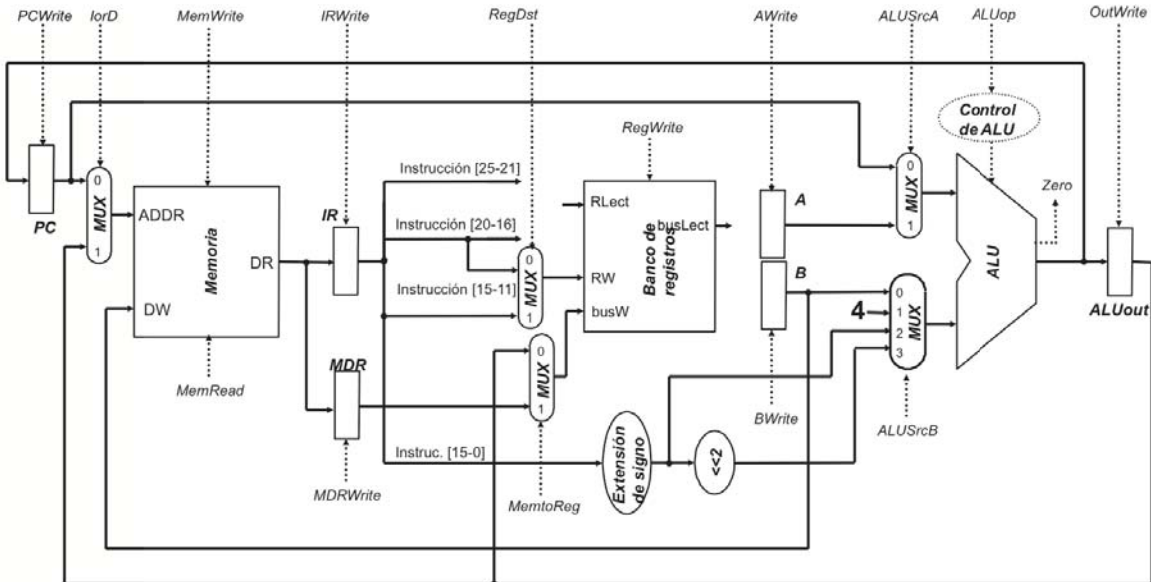
```
.data
V: .word 1,2,-3,4,5,9,17,-15,20,12
N: .word 10
.bss
CuentaTotal: .space 4
.text
start:      ldr  r0,=V
            ldr  r1,=N
            bl   Cuenta
            ldr  r1, =CuentaTotal
            str  r0, [r1]
end:        b end

Cuenta:     PRÓLOGO_1
            mov  r2, #0
            mov  r5, #0
            ldr  r4, [r1]
bucle:      cmp  r2, r4
            beq  fin_bucle
            ldr  r3, [r0, r2, lsl #2]
            bl   Averigua
            add  r5, r5, r0
            add  r2, r2, #1
            b    bucle
fin_bucle:  move r0, r5
            EPÍLOGO_1
            mov  pc, lr
```

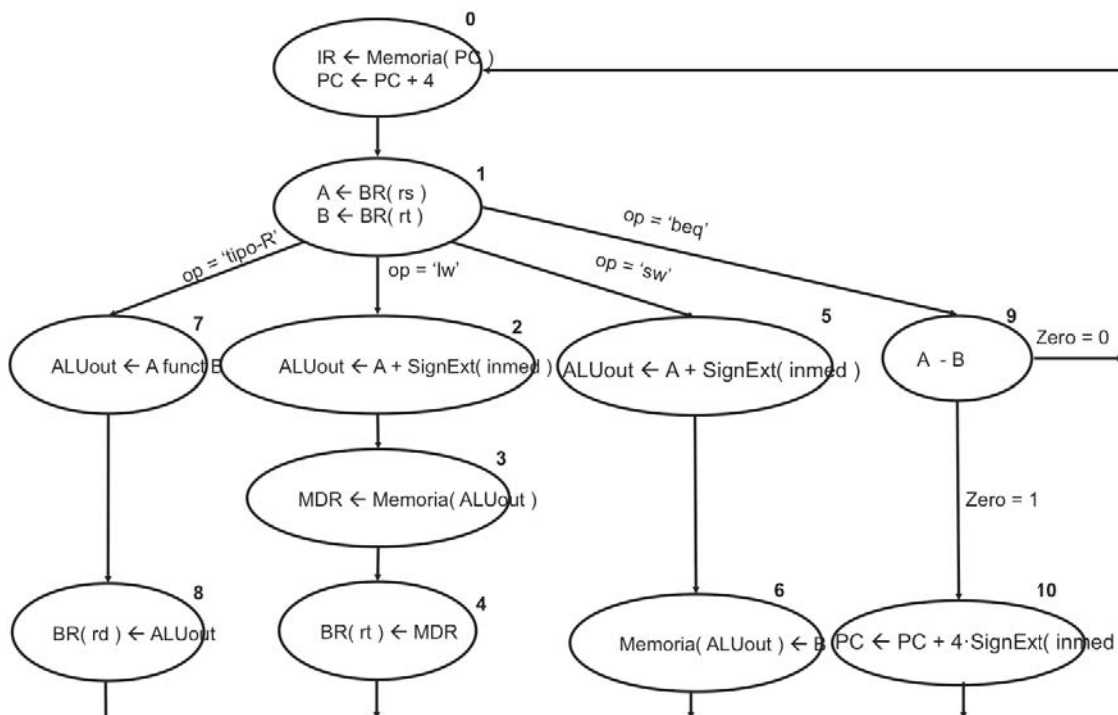
- a) (0,5 ptos.) Indicar el valor de la dirección de la etiqueta *Cuenta*, es decir, a qué dirección salta la instrucción *bl Cuenta*. Razona la respuesta.
- b) (1 pto.) La subrutina *Cuenta* no es correcta considerando el estándar de llamadas a procedimientos de ARM. Modificar el código de dicha subrutina para que respete este estándar.
- c) (0,5 ptos.) Codificar el prólogo y el epílogo de la subrutina *Cuenta*, teniendo en cuenta las modificaciones del apartado b.
- d) (1 ptos.) Codificar en ensamblador la subrutina *Averigua*.

## Ejercicio 2 (3 puntos)

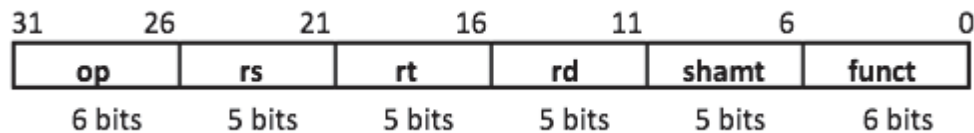
a) (1 punto) En la ruta de datos del procesador MIPS visto en clase se ha cambiado el banco de registros. Ahora el banco de registros tiene un sólo puerto de lectura en vez dos, como se muestra en la figura. Completa la ruta de datos para que puedan seguir realizándose en todas las instrucciones las transferencias  $A \leftarrow R_s$  y  $B \leftarrow R_t$ .



b) (1 punto) Modifica el diagrama de estados para que se puedan ejecutar correctamente todas las instrucciones que hemos considerado para el diseño del procesador. Añade nuevos estados si es necesario e indica si es necesario añadir alguna señal de control nueva.



c) (1 punto) Indicar los valores que van tomando todos los registros internos de la ruta de datos al final de cada etapa en la ejecución de la instrucción Add R1, R2, R3, sabiendo que el código de operación (OP) de las instrucciones aritmético-lógicas es  $(000000)_2$ , el valor de los campos SHAMT y FUNCT para la instrucción Add es  $(00000)_2$  y  $(100000)_2$  respectivamente, y que el estado actual de la máquina es: R1=0x00000017, R2=0x00110011, R3=0x00000000 y PC=0x00003400. Recordar que el formato de las instrucciones Tipo-R es:



**Ejercicio 3 (3 puntos)** Una jerarquía de memoria está compuesta por una memoria principal de 16 Mbytes y una cache con emplazamiento directo de 16 Kbytes. El tamaño de bloque es de 256 bytes. Sobre esta jerarquía de memoria se ejecuta un millón de accesos de lectura, obteniéndose una tasa de aciertos de 0,995. Se supone que el tiempo de acceso a la memoria principal es de 20 ns, el tiempo de acceso a la cache es de 1 ns y la penalización por fallo es de 400 ns. Responde a las siguientes cuestiones (0,5 puntos cada apartado):

**Nota:** Todos los datos numéricos del problema están en decimal. Las respuestas numéricas pueden darse en el sistema decimal o hexadecimal, a elección del estudiante.

- a) Muestra el formato de la dirección para la Mp y la cache.
- b) Si el bloque nº 87 de la Mp tiene que llevarse a la cache ¿qué nº de bloque de cache se le asigna?
- c) ¿A cuántos bloques de Mp le corresponde el mismo bloque en la cache? Indica el nº del primer y el último bloque de Mp a los que les corresponde alojarse en el bloque 22 de la cache.
- d) ¿Cuál es el tiempo medio de acceso a memoria?
- e) ¿Cuánto se tarda en ejecutar la secuencia de accesos a memoria descrita?
- f) ¿Qué ganancia de velocidad se obtiene respecto del mismo sistema, pero sin la cache?

**Ejercicio 4 (1 punto)** Al ejecutar un programa, P, en un computador, C, el rendimiento obtenido ha sido 400 MIPS. La frecuencia de reloj es de 1,66 GHz.

- a) (0,5 puntos) ¿Cuál ha sido el número medio de ciclos de reloj por instrucción?
- b) (0,5 puntos) Suponemos que P está compuesto por tres tipos de instrucciones del repertorio de C, cuya frecuencia de ejecución y duración en ciclos de reloj es, respectivamente, la siguiente:
  - Acceso a memoria: 30% , 5 ciclos
  - Aritméticas: 50%, 4 ciclos
  - Salto condicional: 20%, 4 ciclos si el salto se toma, 3 ciclos si no se toma.

En promedio, de cada 100 saltos condicionales ejecutados ¿cuántos se han tomado?