

	<b>FUNDAMENTOS DE COMPUTADORES</b> <b>6 de Septiembre de 2012. 2º Cuatrimestre.</b>
	Nombre _____ DNI _____ Apellidos _____ Grupo _____

**Ejercicio 1 (2 puntos).** Dado el siguiente código escrito en lenguaje C:

```
int i=0, j=0, N=4, A[4]={8,1,12,5}, B[4];
while (i<(N-1)){
    if(es_par(A[i])==1){
        B[j]=A[i]+A[i+1];
        j++;
    }
    i++;
}
```

- a) (1,25 puntos) Traduzca el código C de la función principal, incluyendo las directivas para reservar memoria y declarando las secciones (.data, .bss y .text) correspondientes. Para la llamada a función, respete el convenio de llamadas de ARM visto en clase.
- b) (0,75 puntos) Complete el prólogo, epílogo y el resto del código necesario en la rutina *es\_par*, respetando el convenio de llamadas de ARM visto en clase. La rutina *es\_par* devuelve un uno si el dato recibido como argumento es par, y un cero en caso contrario. Nota: la instrucción *mvn* hace la operación NOT bit a bit.

```
es_par:
<prólogo>
and r5,r0,#1
mvn r6,r5
and r7,r6,#1
@Resto de código
<epílogo>
```

**Ejercicio 2 (1,5 puntos).** Sea un computador con memoria cache con las características siguientes:

- Memoria principal: 128 KB
- Memoria cache de 128 bytes con bloques de 32 bytes
- a) (0,25 puntos) Indicar el formato de la dirección para MP y para la MC
- b) (0,25 puntos) Calcular el número de bits necesarios para implementar la MC (incluyendo datos y etiquetas).
- c) (0,5 puntos) En un momento dado los contenidos del array de etiquetas de la cache (en hexadecimal) son los indicados en la siguiente tabla:

Etiqueta	Bloque
2D3	0
325	1
01F	2
1A1	3

Se pide expresar en hexadecimal el rango de direcciones de memoria principal ubicadas en el bloque 1 de la memoria cache.

- d) (0,5 puntos) Partiendo de la situación indicada en la tabla anterior, supongamos que un programa realiza la siguiente cadena de referencias en lectura (en hexadecimal): 12517, 192A1, 0D3F0.

Calcular el número de fallos que se producen e indicar cómo se queda el array de etiquetas de la memoria cache después de acceder a la última dirección.

**Ejercicio 3 (1,5 puntos).** Dado los siguientes tiempos de conmutación:

- a) (1 punto) Calcular el tiempo que tarda en ejecutarse la instrucción de load
- b) (0,5 puntos) Cuanto debería reducirse el tiempo de conmutación de la memoria de datos para poder tener una frecuencia de 1,75 GHz, ¿sería necesario también reducir el tiempo de generación de la señal de control MemRead?

	I-Mem	Add	Mux	ALU	Reg	D-Men	Control
Tiempo ps	200	50	30	60	80	200	60

