PROBLEMAS DE FUNDAMENTOS DE COMPUTADORES

HOJA 2

- **1.** Suponer que los tiempos de operación para las principales unidades funcionales de una implementación MIPS son:
 - Lectura unidad de memoria: 10 ns
 - Escritura unidad de memoria: 5 ns
 - ALU: 10 ns
 - Banco de registros (lectura o escritura): 5 ns
 - Multiplexores: 2 ns
 - Extensor de signo: 1 ns
 - Desplazador:0.5 ns

Suponiendo que el resto de elementos no tengan retardo (no hay retardo de la unidad de control, de la lectura o escritura de los registros temporales, del cableado, etc.), calcula el tiempo de ejecución en el procesador multiciclo de un programa con la siguiente frecuencia de uso de las diferentes instrucciones y que conste de 1000 instrucciones:

- Carga: 22%
- Almacenamiento: 11%
- Formato R: 49%
- Salto condicional: 18%, donde la mitad de los saltos se toman.
- **2.-** ¿Qué modificaciones hay que realizar en la ruta de datos y en la máquina de estados para añadir la instrucción **bne** (bifurcar si no igual) que se comporta de manera similar a beq?
- **3.-** Añadir los elementos y puntos de control necesarios a la ruta de datos y a la máquina de estados finitos para implementar la instrucción **addiu**.

```
addiu ri, rj, inmediato // ri = rj + SignExt(inmediato)
```

- **4.-** Deseamos añadir la instrucción **j** a la ruta de datos. Añadir los elementos y puntos de control necesarios para realizar esta instrucción. Mostrar los añadidos a la máquina de estados finitos que se implementó en clase para realizar esta operación.
 - j dirección // PC=4*dirección, los 4 bits más significativos son los del PC+4 El código de operación de la instrucción j es 000001.
- **5.-** Deseamos añadir la instrucción **jal** a la ruta de datos multiciclo. Añadir los elementos y puntos de control necesarios para realizar esta instrucción. Mostrar los añadidos a la máquina de estados finitos.

```
jal dirección // ($31= PC+4; PC=4*dir., los 4 bits más significativos son los del PC+4) El código de operación de la instrucción jal es 0000011.
```

6.- Se está considerando la ampliación del repertorio MIPS con la instrucción **addm** Rt, Rs, despl. que suma el contenido del registro Rt con el contenido de la posición de memoria BR[Rs] + SignExt(despl) y deposita el resultado en Rt. Modifica la ruta de datos y la FSM de control para incluir esta nueva instrucción.

- 7.- Sobre la ruta de datos vista en clase, indicar los valores de todas las líneas de datos y los registros, en los siguientes casos:
 - a) Ejecución de la instrucción OR r1, r2, r3, al final de cada una de sus cuatro etapas Estado actual de la máquina:

r1=0x00000017

r2=0x001100FF

r3=0xFF000345

PC=0x00003400

b) Ejecución de la instrucción JAL 1024 (1024 en decimal) al final de las tres etapas Estado actual de la máquina:

r0=0x00000017

PC=0x00003400