

Problema 8 (segmentación)

Supongamos el computador MIPS segmentado en cinco etapas que posee anticipación de operandos y utiliza saltos retardados con un hueco de retardo (*delay-slot*) de un ciclo, pero que posee una sola memoria cache para el almacenamiento de instrucciones y datos. Por esta razón no resulta posible leer una instrucción y realizar la lectura o escritura de un dato en el mismo ciclo de reloj. Las escrituras en el banco de registros se hacen en la primera mitad de la fase WB, mientras que las lecturas se hacen en la segunda mitad de la fase WB. Los saltos se resuelven en la fase de ejecución.

Supongamos que este computador ejecuta el siguiente programa:

```
BUCLE: LW    R2,X(R6)
        LW    R3,Y(R6)
        SUB   R2,R2,R3
        ADD   R2,R2,R1
        SUB   R6,R6,#4
        SW    Z(R6),R2
        BNEZ  R6,BUCLE
        ADD   R1,R1,#1
        SUB   R3,R3,R7
```

Se supone que el valor inicial de R6 es 2000.

a) Construye el diagrama de tiempo correspondiente a la primera iteración del bucle, indicando sobre el diagrama los cortocircuitos que se activan.

b) Calcula el valor del CPI

c) Si el computador trabaja con una frecuencia de 1 GHz, determina el rendimiento en MIPS.

Solución

a) Diagrama de tiempos

b)

		1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
1	LW R2,X(R6)	IF	ID	EX	ME	WB											
2	LW R3,Y(R6)		IF	ID	EX	ME	WB										
3	SUB R2,R2,R3			IF	ID _{P(1)}	ID	EX	ME	WB								
4	ADD R2,R2,R1				IF _{P(2)}	IF _{P(3)}	IF	ID	EX	ME	WB						
5	SUB R6,R6,#4						IF	ID	EX	ME	WB						
6	SW Z(R6),R2							IF	ID	EX	ME	WB					
7	BNEZ R6, bucle								IF	ID	EX	ME	WB				
8	ADD R1,R1,#1									IF	ID	EX	ME	WB			
	LW R2,X(R6)										IF _{P(3)}	IF	ID	EX	ME	WB	

Sólo las instrucciones LW y SW están activas en la etapa de memoria (en amarillo) y hay que asegurar que ninguna de estas fases coincida con una fase de búsqueda IF

- ID_{P(1)} parada por riesgo LDE entre instrucción 2 e instrucción 3. El dato se proporciona desde memoria
- IF_{P(2)} parada por fallo estructural, la etapa está ocupada por la instrucción anterior
- IF_{P(3)} parada por fallo estructural, dos instrucciones intentan acceder a memoria
- Cortocircuitos que se activan →

b) El segundo bucle empieza en el ciclo 12 luego: $CPI = N^{\circ} \text{ ciclos} / N^{\circ} \text{ instrucciones} = 11/8 = 1.375$

c) El bucle se ejecuta $2000/4 = 500$ veces

Instrucciones ejecutadas en total = $8 \times 500 = 4000$

Ciclos invertidos en total = $11 \times 500 = 5500$

Tiempos invertido = $(5500 \text{ ciclos}) / (10^9 \text{ ciclos/s}) = 5.5 \times 10^{-6} \text{ s}$

MIPS = $(\text{Instrucciones ejecutadas} / \text{Tiempo invertido}) \times 10^{-6} = (4000 / 5.5 \times 10^{-6}) \times 10^{-6} = 727.3 \text{ MIPS} = 0.727 \text{ GIPS}$

No se ha tenido en cuenta la última instrucción del programa (SUB R3,R3,R7). Si se tiene en cuenta los valores serían 4001 instrucciones y 5505 ciclos